

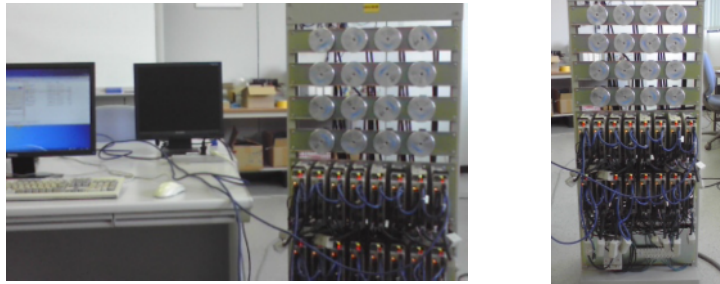
PCベースパフォーマンス評価

(株) テクノ 2012.9.10

16軸/8タスク環境において、PCのパフォーマンスを計測しました。

1 評価方法

PC 2台 PC1 : CPU Core i3 3.20GHz (Dual Core)
 PC2 : CPU Atom D510 1.66GHz (Dual Core)
 テクノPCベースモーションソフト 16軸/8タスク 精密加工のためのオプション
 微小補間の連続 : NCとしてはかなり厳しい条件
 Windows側のソフト、PLCラダーが常時動作していて、実用に近い環境。



2 評価結果

PC1 : Core i3 3.20GHz (Dual Core)の場合 制御周期0.5msec実行OK

PC2 : Atom D510 1.66GHz (Dual Core)の場合 制御周期1.5msec実行OK
 (PC1の1/3の能力)

選定するPCのCPU能力でパフォーマンスに大きな影響がある。
 提案中のアルゴシステムのパネルPCでは、Core i7 であり、PC1よりさらに性能が高い。
 汎用PCを選択する場合でも Core i7 程度のCPUを選ぶべきと考える。

Core i7
 QUAD Core

アルゴシステムパネルPC

テクノ
 PCベースモーション
 eCLR (INplc)
 INtime
 Windows



MECHATROLINK-III
 16軸/8タスク 0.5msec周期
 30軸/8タスク 1msec周期

PC1 Core i3
 DUAL Core

テクノ
 PCベースモーション
 eCLR (INplc)
 INtime
 Windows



MECHATROLINK-III
 16軸/8タスク 0.5msec周期
 30軸/8タスク 1msec周期

PC2 Atom DUAL Core

テクノ
 PCベースモーション
 eCLR (INplc)
 INtime
 Windows



MECHATROLINK-III
 16軸/8タスク 1.5msec周期
 30軸/8タスク 3msec周期

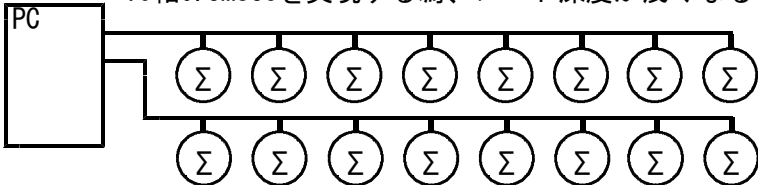
PCベースパフォーマンス計測の条件

2012/09/07

1 概要

16軸/8タスク環境において、CPUの違いによるパフォーマンスの差を計測します。

2 条件

INtime側	PC環境	検証PC1: CPU Core i3 3.20GHz (DualCore) 検証PC2: CPU Atom D510 1.66GHz (DualCore)
	INtime設定	カーネルティック100us、メモリサイズ128MB、コア数1、ブートモード占有
	PLC動作条件	PLC動作無し/有り計測
テクノ側	軸割り付け	8タスクに2軸ずつ割り付け【全16軸ΣVと接続】
	動作プログラム	2軸微小補間の連続(直線補間/円弧補間)
	使用オプション	直線型補間加減速、S字加減速、マルチタスク、 ピッチエラー補正、補間前加減速
	設定パラメータ	RTC周期【0.5msec】、G2マスタ【無し】、リトライ回数【1回】、 1回転パルス数【360】、補間時定数【-40】、S字時定数【20】、電子ギア【5/2】
	計測時条件	8タスク同時実行しながらIPCを実行し、軸制御処理時間(RTC処理時間)を計測
安川側	配線方法	16軸0.5msecを実現する為、ノード深度が浅くなる様に配線 

3 計測プログラム

微小補間の連続で、ほとんどの制御周期毎に軌跡発生のカリキュレーション条件(最大負荷)になります。

3-1 直線補間プログラム

```
PN01;
:LOOP
LIN X535 Y-535 F1414214 ONR00 OFR01 ONR02 OFR03 TM1;
LIN X535 Y-535 F1414214 ONR00 OFR01 ONR02 OFR03 TM1;
LIN X535 Y-535 F1414214 ONR00 OFR01 ONR02 OFR03 TM1;
~
LIN X-535 Y535 F1414214 ONR00 OFR01 ONR02 OFR03 TM1;
LIN X-535 Y535 F1414214 ONR00 OFR01 ONR02 OFR03 TM1;
JMP LOOP;
END;
```

3-2 円弧補間プログラム

```
PN02;
F5122000;
:LOOP
CIRR PXY X40 Y2817 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
CIRR PXY X119 Y2815 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
CIRR PXY X198 Y2811 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
CIRR PXY X277 Y2803 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
CIRR PXY X357 Y2795 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
~
CIRR PXY X-198 Y2811 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
CIRR PXY X-119 Y2815 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
CIRR PXY X-40 Y2817 CR100000 SNR00 SNR00 SNR00 SNR00 TM1;
JMP LOOP;
END;
```